

Nom & Prénom : .....

Classe : ..... G : ..... N° : .....

Note:

20

## B- PARTIE GENIE ELECTRIQUE :

### I. Etude Arithmétique et Binaire:

Soient les trois nombres binaires:  $A = (11010)_2$ ,  $B = (101101)_2$  et  $C = (10110100)_2$ .

1. Convertir en décimal puis en BCD les deux nombres A et C.

0.5 Pt

$A = (\dots\dots\dots)_{10} = (\dots\dots\dots)_{BCD}$  et  $C = (\dots\dots\dots)_{10} = (\dots\dots\dots)_{BCD}$

2. Ecrire sous la notation *signe-grandeur* (-B) sur un format de 8 bits.

0.25 Pt

3. Effectuer par la méthode pratique les calculs suivants en utilisant un format de 8 bits.

➤ Cp1(B) = .....

0.25 Pt

➤ Cp2(C) = .....

0.25 Pt

➤ Cp1[Cp2(C)] = .....

0.25 Pt

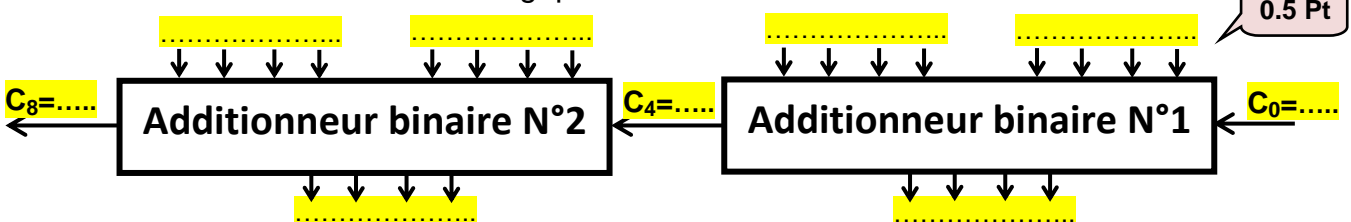
4. Effectuer en binaire les opérations suivantes en tenir compte du format donnée.

A + B format : F7	A - B format : F8	C / B
.....	.....	.....
.....	.....	.....
.....	.....	.....
.....	.....	.....
.....	.....	.....
.....	.....	.....
.....	.....	.....

3 \* 0.5 pt = 1.5 Pt

5. On utilise le circuit suivant pour additionner les 2 nombres A et B. Compléter la figure suivante en écrivant les états logiques des entrées / sorties.

0.5 Pt



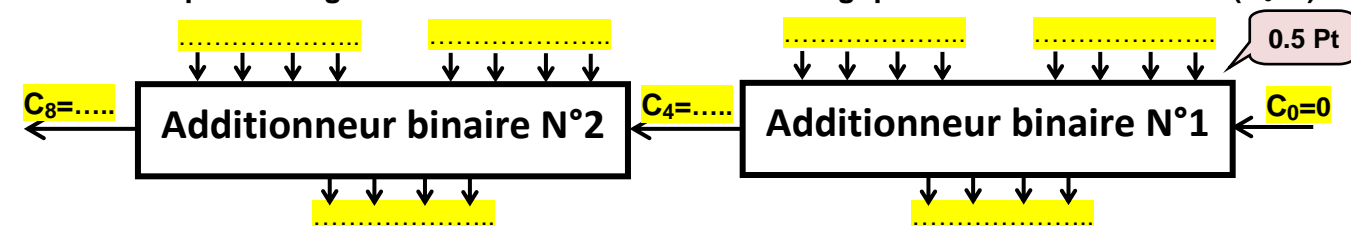
6. Maintenant, on utilise le même circuit mais pour soustraire les 2 nombres A et B.

a. Expliquer brièvement comment on peut changer la soustraction en addition entre deux nombres binaires A et B ?

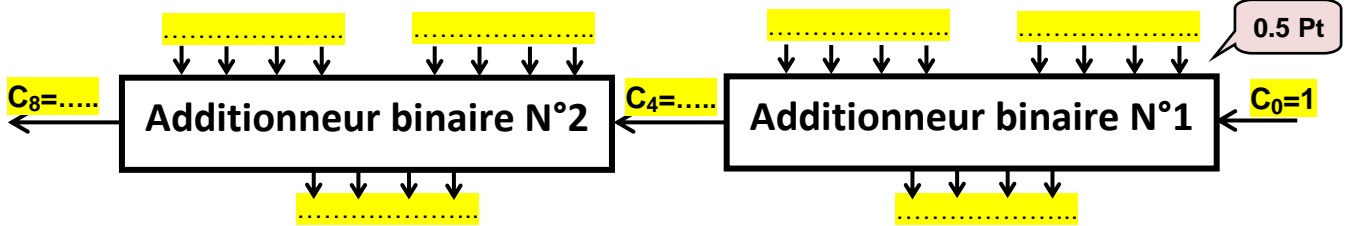
0.5 Pt

b. Compléter la figure suivante en écrivant les états logiques des entrées / sorties ( $C_0=0$ ).

0.5 Pt



c. Compléter la figure suivante en écrivant les états logiques des entrées / sorties ( $C_0=1$ ).



**II. Etude du circuit de comparaison 4063:**

On souhaite de comparer deux nombres binaires A et B ayant chacun 4 bits avec le circuit intégré 4063. Lors de la comparaison trois cas possibles:  $I(A<B)$  ;  $E(A=B)$  et  $S(A>B)$ .

1. Compléter le tableau suivant :

Mot binaire A				Mot binaire B				Sorties		
A3	A2	A1	A1	B4	B3	B2	B1	I	E	S
1	0	1	1	0	1	0	1			
0	1	1	0	0	1	1	0			
1	0	0	1	1	0	1	1			
1	1	0	1	1	0	0	1			

2. Pour ce comparateur à 4 bits (4 comparateurs élémentaires en cascade).

a. Exprimer, en fonction de  $i_0, e_0, s_0, i_1, e_1, s_1, i_2, e_2, s_2, i_3, e_3$  et  $s_3$  les sorties I, E et S :

- $I =$  ..... 0.5 Pt
- $E =$  ..... 0.5 Pt
- $S =$  ..... 0.5 Pt

b. Exprimer alors E en fonction de I et S.

..... 0.25 Pt

c. Vérifier le fonctionnement lorsque :  $A=(1011)_2$  et  $B=(1010)_2$

$I =$  ..... ;  $E =$  ..... et  $S =$  ..... 0.25 Pt

**III. Etude du circuit de multiplexage 74157:**

En se référant au circuit intégré 74157 (voir DT page 2/4) :

1. Quelle est le rôle de ce circuit ?

..... 0.5 Pt

2. Compléter le tableau ci-dessous :

$\bar{A} / B$	A (1A 2A 3A 4A)	B (1B 2B 3B 4B)	Y (1Y 2Y 3Y 4Y)
0	1 0 0 1	1 1 0 1	.....
.....	1 0 0 1	1 0 1 0	1 0 1 0
.....	.....	0 1 0 1	0 0 1 1
.....	0 1 1 0	.....	1 1 1 1

0.75 Pt

**IV. Etude du circuit de comptage avec des bascules D et avec un circuit intégré:**

On désire réaliser un compteur synchrone modulo 5 à base des bascules D.

1. Déterminer le nombre de bascules nécessaires à utiliser.

..... 0.5 Pt

2. Compléter la table de comptage ainsi la commande des bascules.

1.5 Pt

Décimal	Etat actuel $Q^n$			Etat futur $Q^{n+1}$			Commande des bascules		
	$Q_2$	$Q_1$	$Q_0$	$Q_2$	$Q_1$	$Q_0$	BASCULE 2	BASCULE 1	BASCULE 0
							$D_2$	$D_1$	$D_0$
0							$\mu 0$	0	
1									
2				0	1	1			
3							$\epsilon$	1	
4									

3. Mettre en équations les entrées de commande des différentes bascules.

$Q_2$	$Q_1 Q_0$			
	00	01	11	10
0	...	...	...	...
1	...	...	...	...

$D_2 = \dots\dots\dots$

$Q_2$	$Q_1 Q_0$			
	00	01	11	10
0	...	...	...	...
1	0	...	...	...

$D_1 = \dots\dots\dots$

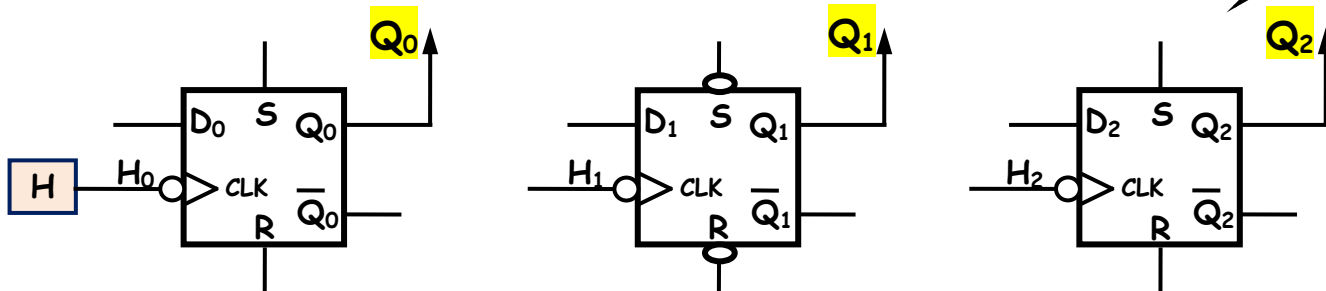
$Q_2$	$Q_1 Q_0$			
	00	01	11	10
0	...	...	...	1
1	...	...	...	...

$D_0 = \dots\dots\dots$

1.5 Pt

5. Compléter le schéma de câblage du circuit de comptage correspond.

1 Pt

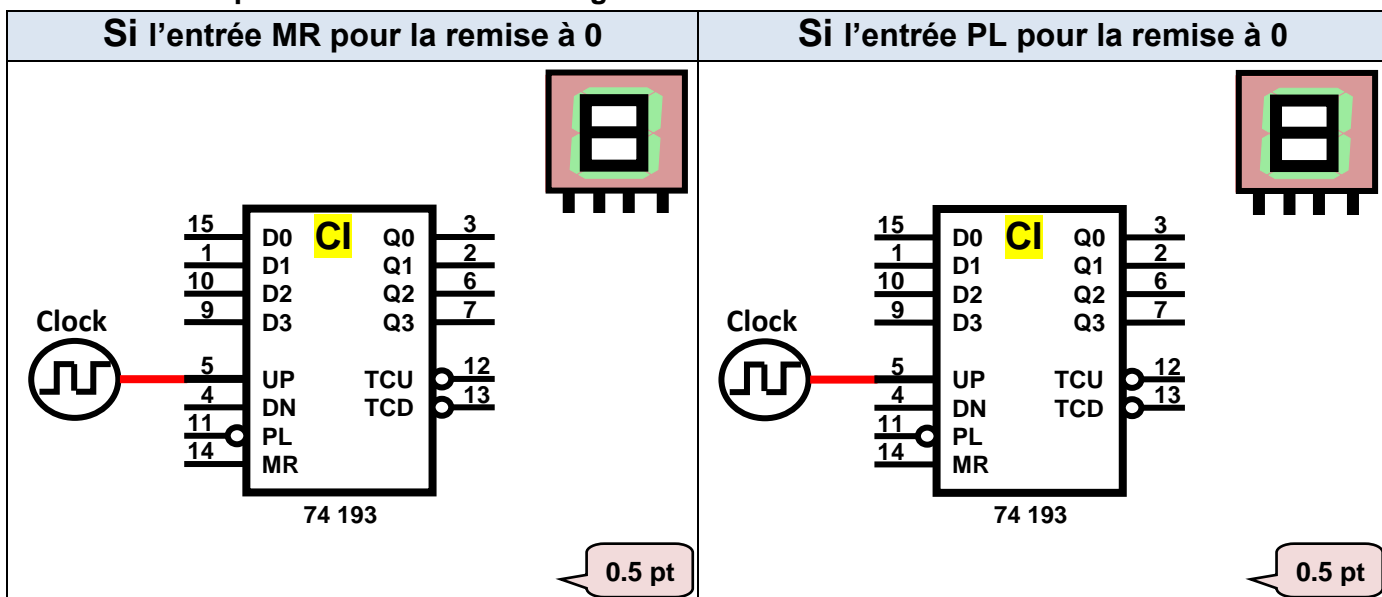


6. On désire réaliser maintenant ce compteur Mod 5 à base de C.I 74193 (voir DT page 2/4).

a. Déterminer l'équation de RAZ : .....

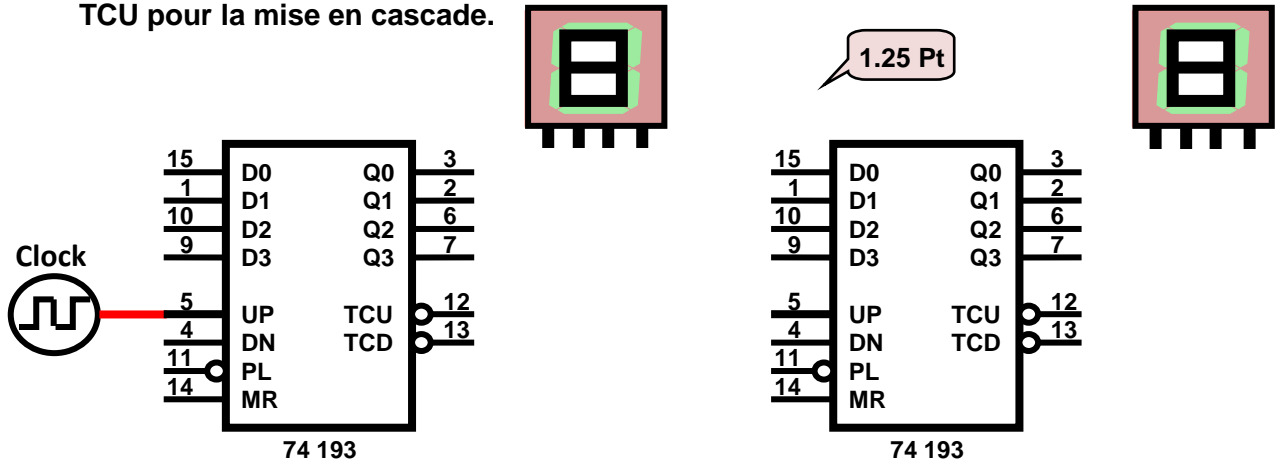
0.5 Pt

b. Compléter le schéma de câblage suivant.



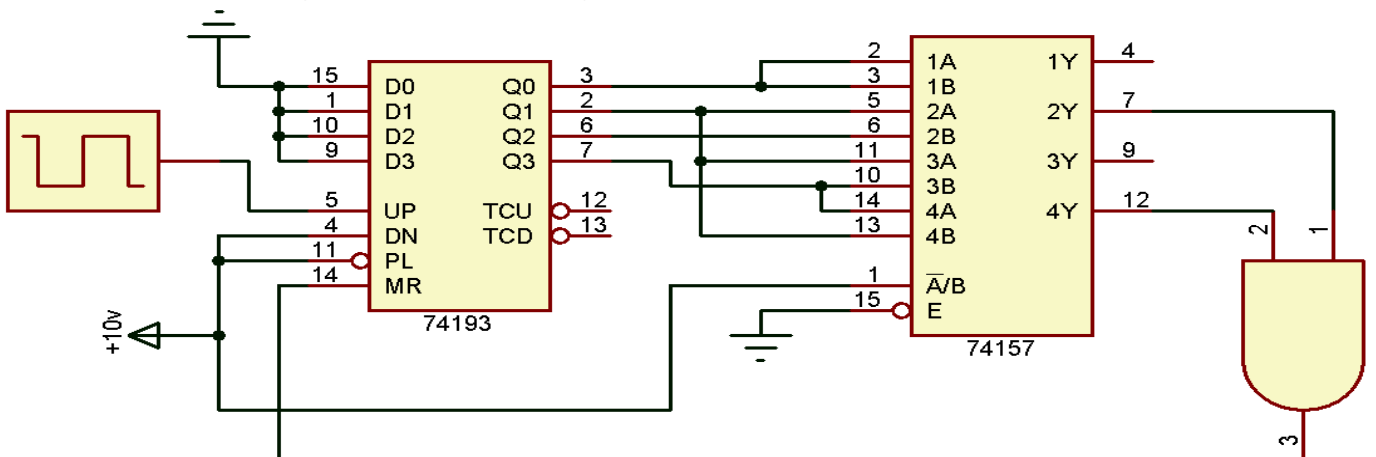
7. On désire réaliser un compteur synchrone modulo 40 à base de CI 74193.

- a. Déterminer le nombre des bascules à utiliser : ..... 0.5 Pt
- b. Justifier le nombre des circuits intégrés à utiliser : ..... 0.25 Pt
- c. Déterminer l'équation de RAZ : ..... 0.5 Pt
- d. Compléter le schéma de câblage suivant en utilisant l'entrée MR pour la remise à 0 et TCU pour la mise en cascade. 1.25 Pt



V. Etude de l'ensemble « circuit multiplexer 74157 + circuit comptage 74193 »:

On donne la figure ci-dessous de gestion de commande :



- 1. En se référant au figure ci-après, compléter les vides suivants :  $\bar{A}/B = \dots$  ;  $1A = 1B = \dots$  ;  $2A = 3A = 4B = \dots$  ;  $2B = \dots$  ;  $4A = 3B = \dots$  et  $MR = \dots$  ..... 0.75 Pt
- 2. Compléter attentivement le tableau ci-dessous : ..... 1.5 pt

Front	Q (Q <sub>3</sub> Q <sub>2</sub> Q <sub>1</sub> Q <sub>0</sub> )	A (4A3A2A1A)	B (4B3B2B1B)	Y (4Y3Y2Y1Y)	(Y) <sub>10</sub>
1 <sup>ère</sup> ↑	0 0 0 0				
2 <sup>ème</sup> ↑		0 0 0 1			
3 <sup>ème</sup> ↑					
4 <sup>ème</sup> ↑					9
5 <sup>ème</sup> ↑					
6 <sup>ème</sup> ↑				0 0 1 1	
7 <sup>ème</sup> ↑					

- 3. Déduire le cycle de comptage réalisé et son nature (régulier ou non) par ce système : ..... 0.5 Pt