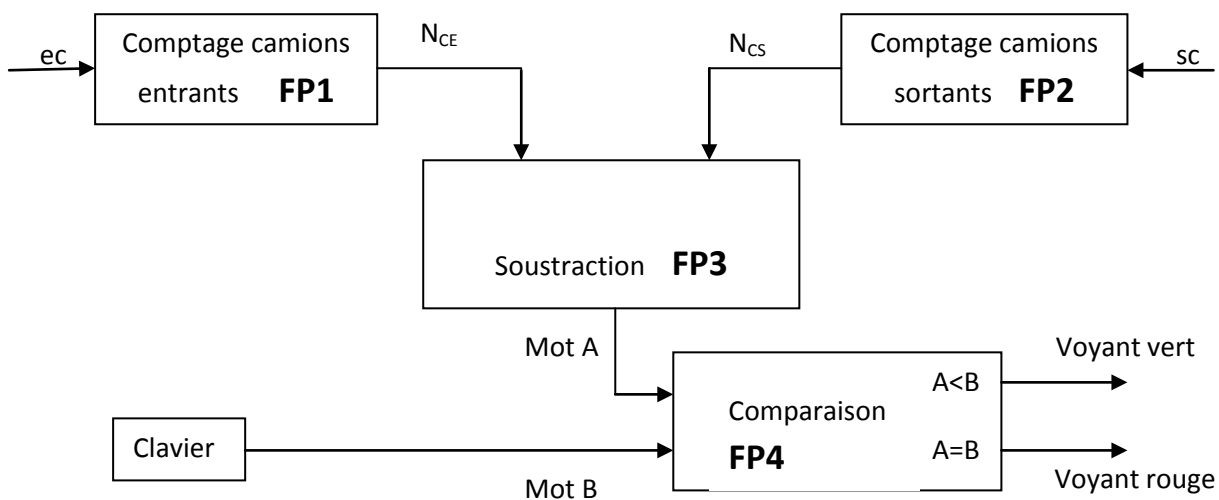


## Gestion des entrées/ sorties des camions

Le système de gestion permet d'autoriser ou d'interdire l'entrée des camions dans la cour d'une installation de stockage de blé à double issues débouche sur deux rues opposées. de façon que le nombre de camions admis ne dépasse pas le nombre fixé à l'avance par l'opérateur.



### Schéma de principe

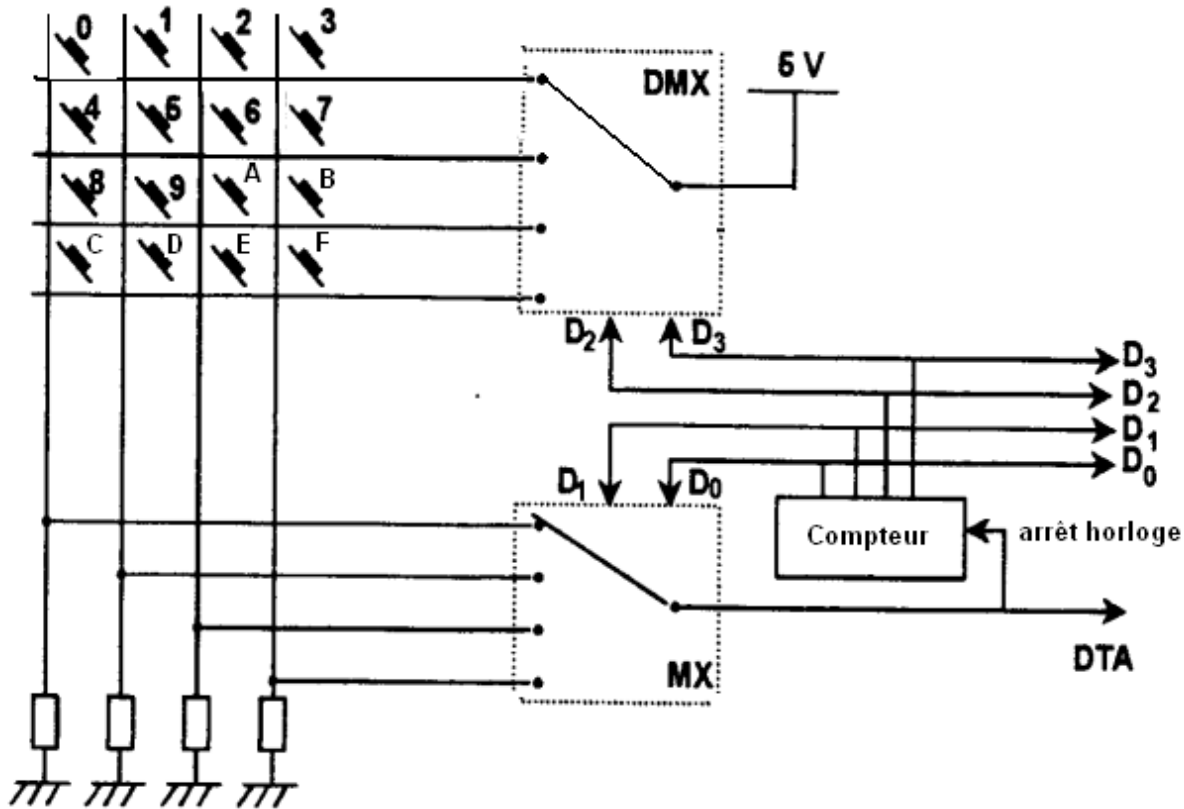


Le système de gestion permet d'autoriser ou d'interdire l'entrée des camions dans la cour de l'installation de stockage de blé. A partir d'un clavier, l'opérateur fixe le nombre maximum de camions admis dans la cour « mot B ». Le « mot A » sortie du soustracteur, est comparé au « mot B » pour signaler l'autorisation ou l'interdiction de l'entrée des camions.

On dispose d'un clavier matriciel à 16 touches (0 à F) constitué de 4 colonnes et de 4 lignes. L'appuie sur une des touches du clavier met en contact la ligne et la colonne concernée.

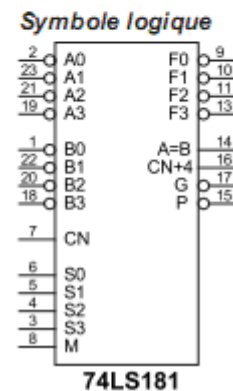
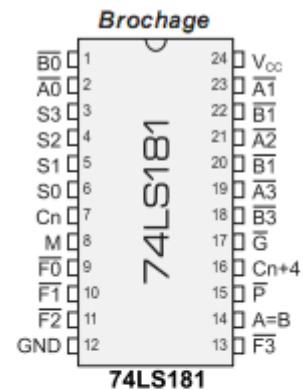
On désire récupérer le numéro de la touche enfoncée sur 4 bits D0 à D3. Une des solutions consiste à utiliser un multiplexeur et un démultiplexeur, comme le montre la figure 3 voir dossier technique :

Les sorties du sous ensemble horloge compteur fournissent sur le bus D 0 à D 3 un nombre codé en binaire évoluant de 0 à 15. Les 2 bits de poids fort (D2 et D3) servent à l'adressage du démultiplexeur qui balaye alors les lignes du clavier en les reliant au 5 V, tandis que les 2 bits de poids faible (D0 et D1) adressent le multiplexeur qui balaye les colonnes . Dans le cas de la figure 3 (vu la position de MUX et du DMUX) c'est le nombre 0 qui est présent sur le bus. Lorsqu'une touche est enfoncée elle relie la ligne et la colonne concernée et un niveau logique 1 apparaît en sortie DTA (Détection Touche Appuyée) lorsque MUX et DMUX sont dans la bonne position. Le compteur est alors arrêté et le balayage est interrompu: on peut alors lire le numéro de la touche enfoncée sur le bus D0 à D3.

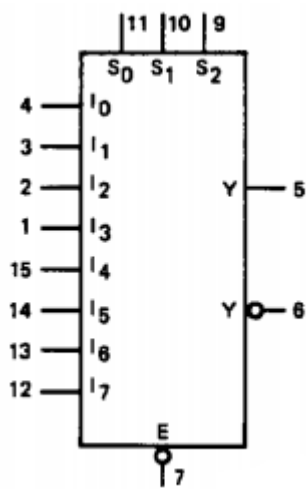


UAL 74181 :

Selection $S_3$ $S_2$ $S_1$ $S_0$	Fonctions Logique ( $M = 1$ )	Fonctions arithmétiques ( $M = 0$ )	
		$C_n = 0$ (sans retenue)	$C_n = 1$ (avec retenue)
0 0 0 0	$F = \bar{A}$	$F = A$ moins 1	$F = A$
0 0 0 1	$F = \bar{A} \cdot \bar{B}$	$F = A \cdot B$ moins 1	$F = A \cdot B$
0 0 1 0	$F = \bar{A} + B$	$F = A \cdot \bar{B}$ moins 1	$F = A \cdot \bar{B}$
0 0 1 1	$F = 1$	$F =$ moins 1 (complément à 2)	$F = 0$
0 1 0 0	$F = \bar{A} + \bar{B}$	$F = A$ plus ( $A + \bar{B}$ )	$F = A$ plus ( $A + \bar{B}$ ) plus 1
0 1 0 1	$F = \bar{B}$	$F = (A \cdot B)$ plus ( $A + \bar{B}$ )	$F = A \cdot B$ plus ( $A + \bar{B}$ ) plus 1
0 1 1 0	$F = \bar{A} \oplus \bar{B}$	$F = A$ moins $B$ moins 1	$F = A$ moins $B$
0 1 1 1	$F = A + \bar{B}$	$F = A + \bar{B}$	$F = (A + \bar{B})$ plus 1
1 0 0 0	$F = \bar{A} \cdot B$	$F = A$ plus ( $A + B$ )	$F = A$ plus ( $A + B$ ) plus 1
1 0 0 1	$F = A \oplus B$	$F = A$ plus $B$	$F = A$ plus $B$ plus 1
1 0 1 0	$F = B$	$F = (A \cdot \bar{B})$ plus ( $A + B$ )	$F = (A \cdot \bar{B})$ plus ( $A + B$ ) plus 1
1 0 1 1	$F = A + B$	$F = A + B$	$F = (A + B)$ plus 1
1 1 0 0	$F = 0$	$F = A$	$F = A$ plus $A$ plus 1
1 1 0 1	$F = A \cdot \bar{B}$	$F = (A \cdot B)$ plus $A$	$F = A \cdot B$ plus $A$ plus 1
1 1 1 0	$F = A \cdot B$	$F = (A \cdot \bar{B})$ plus $A$	$F = A \cdot \bar{B}$ plus $A$ plus 1
1 1 1 1	$F = A$	$F = A$	$F = A$ plus 1



Fiche technique du multiplexeur intégré à 8voies : le 74151



INPUTS												OUTPUTS	
$\bar{E}$	S <sub>2</sub>	S <sub>1</sub>	S <sub>0</sub>	I <sub>0</sub>	I <sub>1</sub>	I <sub>2</sub>	I <sub>3</sub>	I <sub>4</sub>	I <sub>5</sub>	I <sub>6</sub>	I <sub>7</sub>	$\bar{Y}$	Y
H	X	X	X	X	X	X	X	X	X	X	X	H	L
L	L	L	L	L	X	X	X	X	X	X	X	H	L
L	L	L	L	H	X	X	X	X	X	X	X	L	H
L	L	L	H	X	L	X	X	X	X	X	X	H	L
L	L	L	H	X	H	X	X	X	X	X	X	L	H
L	L	H	L	X	X	L	X	X	X	X	X	H	L
L	L	H	L	X	X	X	H	X	X	X	X	L	H
L	L	H	H	X	X	X	L	X	X	X	X	H	L
L	L	H	H	X	X	X	X	X	X	X	X	L	H
L	H	L	L	X	X	X	X	L	X	X	X	H	L
L	H	L	L	X	X	X	X	H	X	X	X	L	H
L	H	L	H	X	X	X	X	X	L	X	X	H	L
L	H	L	H	X	X	X	X	X	X	X	X	L	H
L	H	H	L	X	X	X	X	X	X	L	X	H	L
L	H	H	L	X	X	X	X	X	X	H	X	L	H
L	H	H	H	X	X	X	X	X	X	X	X	H	L
L	H	H	H	X	X	X	X	X	X	X	X	L	H

Fiche technique du circuit 7485

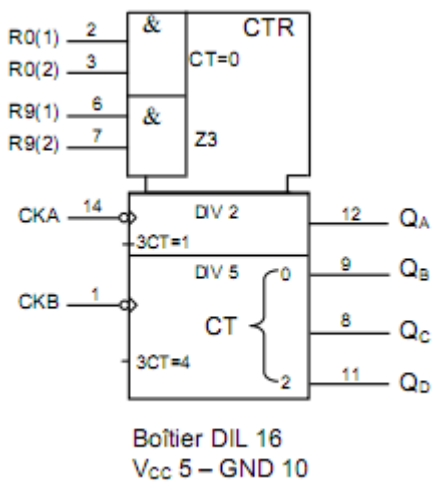
entrées des nombres				entrées de mise en cascade			sorties		
A3,B3	A2,B2	A1,B1	A0,B0	I <sub>A&gt;B</sub>	I <sub>A&lt;B</sub>	I <sub>A=B</sub>	A>B	A<B	A=B
A3>B3	X	X	X	X	X	X	H	L	L
A3<B3	X	X	X	X	X	X	L	H	L
A3=B3	A2>B2	X	X	X	X	X	H	L	L
A3=B3	A2<B2	X	X	X	X	X	L	H	L
A3=B3	A2=B2	A1>B1	X	X	X	X	H	L	L
A3=B3	A2=B2	A1<B1	X	X	X	X	L	H	L
A3=B3	A2=B2	A1=B1	A0>B0	X	X	X	H	L	L
A3=B3	A2=B2	A1=B1	A0<B0	X	X	X	L	H	L
A3=B3	A2=B2	A1=B1	A0=B0	H	L	L	H	L	L
A3=B3	A2=B2	A1=B1	A0=B0	L	H	L	L	H	L
A3=B3	A2=B2	A1=B1	A0=B0	L	L	H	L	L	H
A3=B3	A2=B2	A1=B1	A0=B0	X	X	H	L	L	H
A3=B3	A2=B2	A1=B1	A0=B0	H	H	L	L	L	L
A3=B3	A2=B2	A1=B1	A0=B0	L	L	L	H	H	L

# Fiche technique du circuit intégré 7490

Brochage et table de fonctionnement du circuit intégré 7490

Pour Comptage **BCD**, relier la sortie **Q<sub>A</sub>** à l'entrée **CKB**

Pour Comptage biquinaire (5-2) relier la sortie **Q<sub>D</sub>** à l'entrée **CKA**



Compte	Sortie			
	Q <sub>D</sub>	Q <sub>C</sub>	Q <sub>B</sub>	Q <sub>A</sub>
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1

Compte	Sortie			
	Q <sub>A</sub>	Q <sub>D</sub>	Q <sub>C</sub>	Q <sub>B</sub>
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	1	0	0	0
6	1	0	0	1
7	1	0	1	0
8	1	0	1	1
9	1	1	0	0

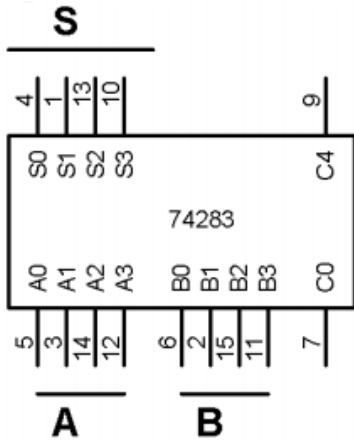
Table de fonctionnement des « Resets »

Entrées Reset				Sorties			
R <sub>0</sub> (1)	R <sub>0</sub> (2)	R <sub>9</sub> (1)	R <sub>9</sub> (2)	Q <sub>D</sub>	Q <sub>C</sub>	Q <sub>B</sub>	Q <sub>A</sub>
1	1	0	X	0	0	0	0
1	1	X	0	0	0	0	0
X	X	1	1	1	0	0	1
X	0	X	0	Compte			
0	X	0	X	Compte			
0	X	X	0	Compte			
X	0	0	X	Compte			

**N.B X** : Quelque soit le niveau logique 0 ou 1

**Etude d'un additionneur binaire (3pts)**

Soit l'additionneur binaire suivant tel que A(A3A2A1A0) représente la 1<sup>ère</sup> opérande , B(B3B2B1B0) représente la 2<sup>ème</sup> opérande , S(S3S2S1S0) représente la somme , C4 représente la dernière retenue et C0 représente la 1<sup>ère</sup> retenue qui doit être égale à zéro .



1 – Calculer S et C4 pour A = 1011 et B = 0101 :

.....

.....

.....

2 – Calculer B pour A = 1110 et S = 1001 et C4 = 1 :

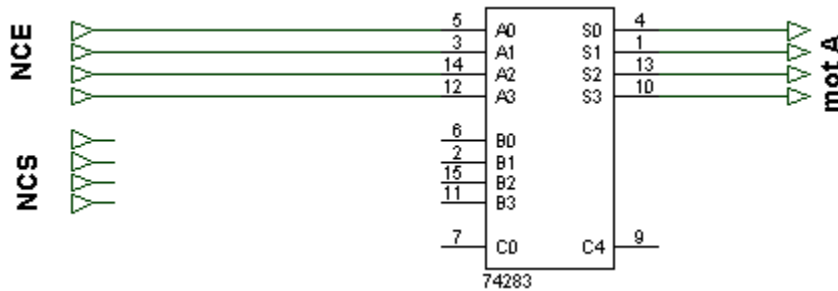
.....

.....

.....

La fonction FP3 de gestion des entrées/ sorties des camions génère le mot A = N<sub>CE</sub> - N<sub>CS</sub>

3- Compléter le schéma à base d'additionneur 4 bits le 74283 permettant de réaliser cette fonction



**Etude d'une unité arithmétique et logique : (2pts)**

Si on remplace l'additionneur intégré par une unité arithmétique et logique UAL 74LS181 pour réaliser la fonction FP3 et d'autres fonctions ( voir dossier technique page 2).

on demande de compléter le tableau suivant :

S3S2S1S0	M	Cn	Fonction réalisée	A3A2A1A0	B3B2B1B0	F3F2F1F0
1001	0	0	F=.....	0101	0111	.....
0110	0	1	F=.....	0111	0011	.....
0110	1	x	F=.....	1111	.....	1010

**Etude d'un additionneur BCD (4.5pnts)**

On se propose de réaliser un additionneur BCD en utilisant deux additionneurs binaires 74283 .

1- Additionner les nombres BCD suivants en apportant la correction lorsqu'elle est nécessaire :

$$\begin{array}{r} 0100 \\ + 0100 \\ \hline \end{array}$$

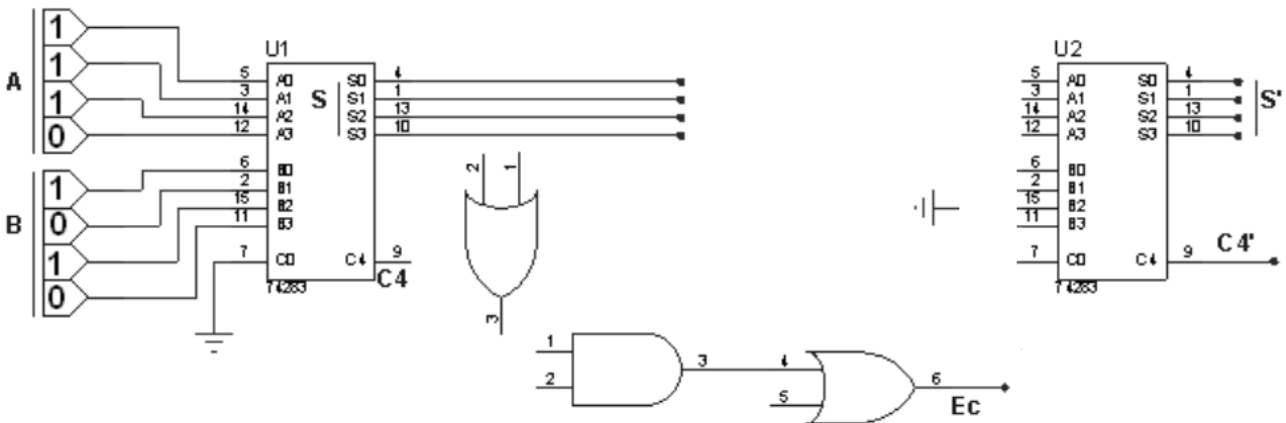
$$\begin{array}{r} 1001 \\ + 0111 \\ \hline \end{array}$$

$$\begin{array}{r} 01011000 \\ + 01000100 \\ \hline \end{array}$$

2- L'équation de correction de l'additionneur BCD ( représenté par le circuit ci-dessous ) est donnée par :

$$E_c = C_4 + S_1S_3 + S_2S_3 .$$

a - Compléter le câblage de l'additionneur BCD suivant afin de réaliser un additionneur qui donne un résultat valable en BCD , si la somme des deux opérandes A et B dépasse 9 en binaire en utilisant l'équation de correction  $E_c$  .



b – Pour les deux opérandes A et B existants aux entrées de l'additionneur gauche ( U1 ) , déterminer l'état logique de la sortie de l'équation de correction  $E_c$  ainsi que les résultats de la sortie de l'additionneur droite ( U2 )  $S'$  et  $C'4$  :

$E_c$  : ..... ;  $S'$  = ..... ;  $C'4$  = .....

c – Expliquer les états logiques de  $B_3$  ,  $B_2$  ,  $B_1$  et  $B_0$  de l'additionneur droite ( U2 ) :

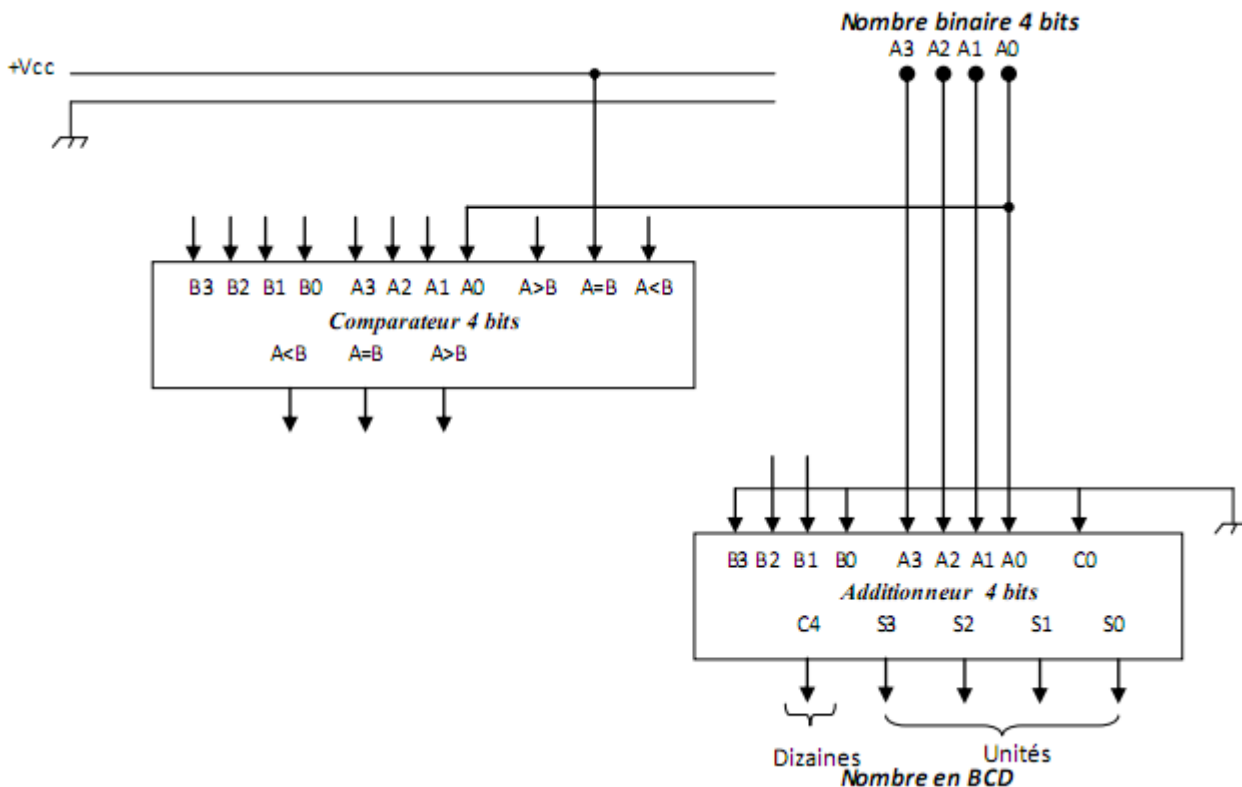
.....  
 .....

**Etude d'un convertisseur binaire  $\Rightarrow$ DCB: (1.5pnts)**

On désire réaliser un convertisseur binaire  $\Rightarrow$  BCD, en utilisant un comparateur intégré 74HC85 et additionneur intégré 74HC283, (voir dossier technique page 1) .

1 : Compléter le schéma d'un convertisseur binaire 4 bit ( $A_3 A_2 A_1 A_0$ )  $\Rightarrow$  BCD en utilisant ces deux

circuits; sachant que pour convertir un nombre binaire supérieur à 9 en BCD on ajoutera 6 à ce nombre pour obtenir son équivalent en BCD.



### Génération de fonctions logiques (2.5pts)

Un multiplexeur à  $2^n$  entrées peut réaliser une fonction logique à n variables.

Par exemple, avec le multiplexeur 74LS151 à 8 entrées, on peut réaliser une fonction logique à 3 variables.

En se référant au Fiche technique du multiplexeur intégré à 8voies : le 74151 ( voir dossier technique page3)

Réaliser avec le circuit 74LS151 une fonction logique à 3 entrées a, b, et c, et à une sortie S.

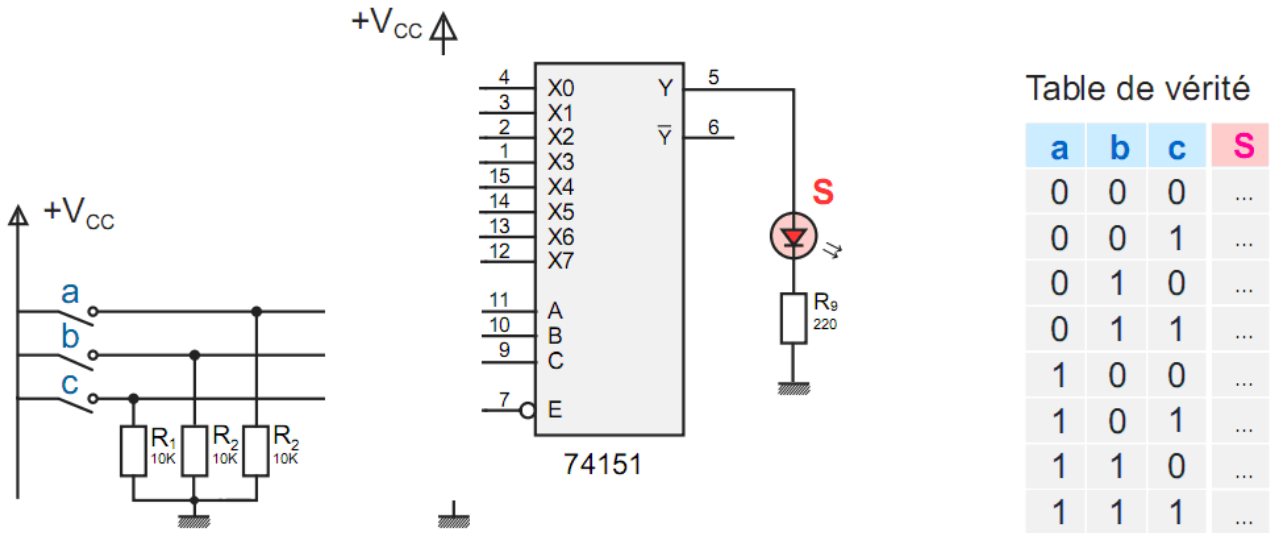
$$S = \bar{a}.\bar{b}.\bar{c} + a.b.\bar{c} + \bar{a}.b + \bar{b}.\bar{c}$$

1- Ecrire l'équation de S (sous forme canonique complète) :

S=.....

2- Câbler le multiplexeur 74LS151 afin de réaliser la fonction logique S :

3- Compléter la table de vérité

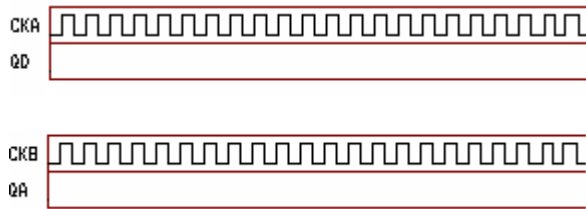


**Etude d'un circuit de comptage à base de intégré 7490 (3.5pnts)**

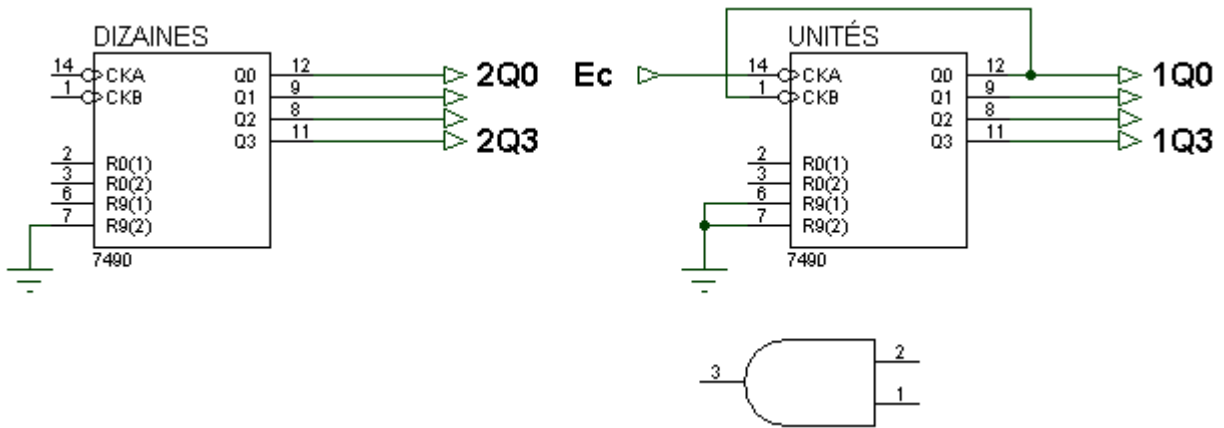
Dans le but d'augmenter la capacité de l'installation de stockage à 24 camions et d'afficher le nombre de camions admis. On réalise un compteur modulo 24 à base de circuit intégré 7490

En se référant aux tableaux pour comptage BCD et biquinaire (5-2) du CI 7490 ( voir DT page 4)

Compléter les chronogrammes de Q<sub>D</sub> et Q<sub>A</sub> et comparer les fréquences f<sub>QD</sub> et f<sub>QA</sub>



Compléter le schéma de ce compteur





**Schéma structurel du décodage du clavier matriciel : ( 3pnts)**

En se référant au schéma de principe du clavier donner à la page 1 du dossier technique :

Compléter les liaisons d'entrées d'adresse du démultiplexeur , Compléter les liaisons d'entrées d'adresse du multiplexeur

Compléter les liaisons permettant l'arrêt du compteur et la mémorisation du mot B

A l'instant où les sorties du CI 4555 (  $Q_3Q_2Q_1Q_0=1000$  ) lorsqu'on appuis sur la touche E préciser l'états des entrées (  $X_3X_2X_1X_0$  ) du CI 4539 et le mot B  $X_3X_2X_1X_0 = \dots\dots\dots$  mot B =..... quel est le modulo du compteur à base du CI 7493 justifier .....

